



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of: **Shota IWASAKI, ET AL.**

U.S. Serial No.: **09/768,633**

Filed : **January 24, 2001**

Title : **CIRCUIT BOARD**

Assistant Commissioner for Patents
Washington, D.C. 20231

March 30, 2001

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is JAPANESE patent application no. 2000-016168 filed
January 25, 2000 whose priority has been claimed in the present application.

Any fee, due as a result of this paper, not covered by an enclosed check, may be
charged to Deposit Acct. No. 08-1634.

Any fee due with this paper, not fully
served by an enclosed check, may be
charged on deposit Acct. No. 08-1634

Respectfully submitted,

[] Samson Helfgott

Reg. No. 23,072

[X] Aaron B. Karas

Reg. No. 18,923

HELFGOTT & KARAS, P.C.
60TH FLOOR
EMPIRE STATE BUILDING
NEW YORK, NEW YORK 10118
DATE: MARCH 30, 2000
DOCKET NO.: NECN 18.280
TELEPHONE: (212) 643-5000

I HEREBY CERTIFY THAT THIS CORRESPONDENCE
IS BEING DEPOSITED WITH THE UNITED STATES
POSTAL SERVICE AS CERTIFIED MAIL IN AN
ENVELOPE ADDRESSED TO: COMMISSIONER OF
PATENTS AND TRADEMARKS, WASHINGTON, D.C.
20231, ON THE DATE INDICATED BELOW.

BY

DATE

March 30, 2001

GA

2841 #3
PRIORITY
4-25-01
CJONES

RECEIVED
APR -5 2001
TECHNOLOGY CENTER 2000



日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

RECEIVED
APR -5 2001
TECHNOLOGY CENTER 2001

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2000年 1月25日

出願番号
Application Number:

特願2000-016168

出願人
Applicant(s):

日本電気株式会社

2000年 9月 8日

特許庁長官
Commissioner,
Patent Office

及川耕造

出証番号 出証特2000-3071267

【書類名】 特許願

【整理番号】 75010266

【提出日】 平成12年 1月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/3205

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号
 日本電気株式会社内

 【氏名】 岩崎 正資

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号
 日本電気株式会社内

 【氏名】 稲葉 健仁

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100086759

 【弁理士】

 【氏名又は名称】 渡辺 喜平

【手数料の表示】

 【予納台帳番号】 013619

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9001716

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 回路基板

【特許請求の範囲】

【請求項1】 外部に一部が露呈する配線層およびこの配線層の外部露呈部以外の部分を覆う絶縁層を有するベース部材を備え、

このベース部材の絶縁層内に、前記配線層に層厚方向と直角な方向に所定の間隙を介して広がる空間領域を埋めるような浮遊導体層を形成し、

この浮遊導体層と前記配線層とは、それぞれが同一平面上に互いに並列して配置されている

ことを特徴とする回路基板。

【請求項2】 前記配線層が、前記ベース部材の表裏各面に配置されていることを特徴とする請求項1記載の回路基板。

【請求項3】 前記両配線層の体積が、同一の体積に設定されていることを特徴とする請求項2記載の回路基板。

【請求項4】 外部に一部が露呈する第一配線層およびこの第一配線層に絶縁層を介して積層する第二配線層を同一面側に有するベース部材を備え、

このベース部材の絶縁層内に前記第二配線層近傍の空間領域を埋めるような浮遊導体層を形成し、

この浮遊導体層と前記第一配線層とは、それぞれが同一平面内で重なるような位置に配置されている

ことを特徴とする回路基板。

【請求項5】 外部に一部が露呈する配線層およびこの配線層の外部露呈部以外の部分を覆う絶縁層を介して載置するダイを有するベース部材を備え、

このベース部材の絶縁層内に前記配線層近傍の空間領域を埋めるような浮遊導体層を形成し、

この浮遊導体層と前記ダイとは、それぞれが同一平面内で互いに重なるような位置に配置されていることを特徴とする回路基板。

【請求項6】 前記配線層が、幅広の配線パターンによって形成されていることを特徴とする請求項1～5のうちいずれか一記載の回路基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ランド・グリッド・アレイ（LGA）あるいはボール・グリッド・アレイ（BGA）等の半導体装置に使用して好適な回路基板に関する。

【0002】

【従来の技術】

近年、半導体パッケージの小型・薄型化に伴い、回路の多層化（高密度化）が要求されてきている。

一般に、このような要求に応える回路基板には、複数の配線層が絶縁層を介して積層するベース部材を備えたものが知られている。

【0003】

従来、この種の回路基板としては、例えばベース部材の表裏両面にそれぞれ形成された第一、第二配線層およびこれら両配線層を接続するスルーホールを有するものが採用されている。

このような回路基板においては、絶縁層全体が覆われておらず、すなわち絶縁層が広い領域にわたり外部に露呈しており、このため回路基板が多湿雰囲気と晒されると、水分が絶縁層の外部露呈部から絶縁層下方に浸入していた。

また、第一配線層および第二配線層の各材料が互いに異なる熱膨張率をもつ材料であると、急激な温度変化による反りによって回路基板にクラックが発生していた。

【0004】

このような不具合があると、実装ランクが低く、かつ温度サイクル試験に適合しない回路基板が製造されることになり、信頼性に大きな影響を及ぼすことから、配線層および絶縁層の材料として熱膨張率がほぼ同一の材料を使用したり、あるいは各配線層の層厚を比較的大きい寸法に設定したりすることが提案されている。

【0005】

【発明が解決しようとする課題】

しかし、前者（熱膨張率がほぼ同一の材料を使用するもの）にあつては、基板形成時に特定の材料を選定する必要が生じ、コストが嵩むという問題があつた。

一方、後者（配線層の層厚を大きい寸法に設定するもの）にあつては、基板全体の厚さが大きくなり、近年における小型・薄型化に応じることができないという問題もあつた。

【0006】

なお、①特開平6-69212号公報、②特開平7-154039号公報、③特開平10-341077号公報、④特開平11-154679号公報および⑤特開平11-260962号公報に先行技術が開示されている。

【0007】

しかし、公報①～③記載の技術は、それぞれ「配線用導体膜を覆うダミー用導体膜を絶縁膜上に形成した」もの、「半径1mm以上の円より大きな絶縁領域内にダミー導体パターンを形成した」ものおよび「スルーホールの開口を覆うダミーを絶縁層上に形成した」ものであり、各公報には「クラック発生を防止（抑制）する」点についての開示はあるものの、「絶縁層内に水分が浸入する」という従来の問題点を解決するための手段についての開示はない。

【0008】

公報④記載の技術は「スルーホールの周辺にダミービアを形成した」ものであり、また公報⑤記載の技術は「導電性配線にダミー配線を突出して形成した」ものであり、両公報にはそれぞれ「応力を分散してスルーホール底面の膜剥離発生を防止する」、「絶縁膜の剛性を高めて熱変形量の増加を抑制する」点についての開示はあるものの、これらいずれの公報にも公報①～③と同様に「絶縁層内に水分が浸入する」という従来の問題点を解決するための手段についての開示はない。

【0009】

本発明はこのような事情に鑑みてなされたもので、実装ランクが高く、かつ温度サイクル試験に適合できることは勿論のこと、コストの低廉化を図ることができるとともに、近年における小型・薄型化に応じることができる回路基板の提供を目的とする。

【0010】

【課題を解決するための手段】

前記目的を達成するために、本発明の請求項1記載の回路基板は、外部に一部が露呈する配線層およびこの配線層の外部露呈部以外の部分を覆う絶縁層を有するベース部材を備え、このベース部材の絶縁層内に配線層に層厚方向と直角な方向に所定の間隙を介して広がる空間領域を埋めるような浮遊導体層を形成し、この浮遊導体層と配線層とは、それぞれが同一平面上に互いに並列して配置されている構成としてある。

したがって、ベース部材における被積層面のほぼ全体が配線層および浮遊導体層によって覆われる。

【0011】

請求項2記載の発明は、本発明の請求項1記載の回路基板において、配線層がベース部材の表裏各面に配置されている構成としてある。

したがって、ベース部材の表裏各面のほぼ全体が配線層および浮遊導体層によって覆われる。

【0012】

請求項3記載の発明は、本発明の請求項2記載の回路基板において、両配線層の体積が、同一の体積に設定されている構成としてある。

したがって、配線層および浮遊導体層によってベース部材における反りによるストレスの発生が抑制される。

【0013】

請求項4記載の発明（回路基板）は、外部に一部が露呈する第一配線層およびこの第一配線層に絶縁層を介して積層する第二配線層を同一面側に有するベース部材を備え、このベース部材の絶縁層内に第二配線層近傍の空間領域を埋めるような浮遊導体層を形成し、この浮遊導体層と第一配線層とは、それぞれが同一平面内で重なるような位置に配置されている構成としてある。

したがって、浮遊導体層によって第一配線層とベース部材との間における絶縁層のクラック発生が抑制される。

【0014】

請求項5記載の発明（回路基板）は、外部に一部が露呈する配線層およびこの配線層の外部露呈部以外の部分を覆う絶縁層を介して載置するダイを有するベース部材を備え、このベース部材の絶縁層内に配線層近傍の空間領域を埋めるような浮遊導体層を形成し、この浮遊導体層とダイとは、それぞれが同一平面内で互いに重なるような位置に配置されている構成としてある。

したがって、浮遊導体層によってダイとベース部材との間における絶縁層のクラック発生が抑制される。

【0015】

請求項6記載の発明は、配線層が幅広の配線パターンによって形成されている構成としてある。

したがって、ベース部材における被積層面を幅広の配線層によって覆う領域が広がる。

【0016】

【発明の実施の形態】

以下、本発明の実施形態につき、図面を参照して説明する。

図1は本発明の第一実施形態に係る回路基板を示す断面図、図2および図3は同じく本発明の第一実施形態に係る回路基板を示す平面図と底面図、図4および図5は本発明の第一実施形態に係る回路基板における配線層と浮遊導体層の形成後の状態を示す平面図と底面図である。

図1および図2において、符号1で示す回路基板（配線二層構造）は、ベース（コア）部材2上に配線層3、浮遊導体層4および絶縁層5を積層して形成されている。

【0017】

ベース部材2は、スルーホール形成用の貫通孔2aを複数個有する例えばエポキシ系樹脂からなる絶縁板によって形成されている。ベース部材2には、触媒等を用いて各貫通孔2a内でめっき成長させることによりスルーホール6が形成されている。

【0018】

配線層3は、ベース部材2の表裏両面にそれぞれ積層してなる上方配線層7と

下方配線層 8 によって一部を外部に露呈させ形成されている。配線層 3 の表面には、樹脂およびソルダーレジストとの密着性を高めるためにケミカル処理（表面粗化）が施されている。

【 0 0 1 9 】

上方配線層 7 は、IC パッド（図示せず）にボンディングワイヤ（図示せず）を介して接続されており、全体が図 4 に示すように幅広の配線パターンによって形成されている。これにより、ベース部材 2 における被積層面を上方配線層 7 で覆う領域が広がる。

【 0 0 2 0 】

下方配線層 8 は、図 5 に示すように、システムサーキットボード（図示せず）に半田付け可能なランド部 9 に対応しスルーホール 6 に接続されている。下方配線層 8 の体積は、上方配線層 7 の体積と同一の体積に設定されている。これにより、ベース部材 2 における反りによるストレスの発生が抑制される。

【 0 0 2 1 】

なお、各配線層 7、8（浮遊導体層）の層面積が互いに異なる場合には、両体積が同一の体積となるような層厚に設定する。

すなわち、例えば上方配線層 7 および下方配線層 8 の層面積をそれぞれ 1 cm^2 と 0.8 cm^2 とし、厚さを t_1 と t_2 とすると、 t_1 および t_2 は $1 \times t_1 = 0.8 \times t_2$ の等式（比率）を満足するような寸法に設定する。これにより、PKG 製造工程で搬送等に影響を与える回路基板（ベース部材）1 の反り発生を抑制することができるとともに、配線層 7（層面積の大きい配線層）に発生する反りストレスを緩和することができるから、実装ランクが高く、かつ温度サイクル試験に適合する回路基板 1 が製造されることになり、量産性および信頼性を高めることができる。

【 0 0 2 2 】

因みに、実装ランクおよび温度サイクル試験（ $-65^\circ\text{C} \sim 150^\circ\text{C}$ ）を配線四層構造の回路基板で確認すると、実装ランクが JEDEC のレベル 3（従来構造の回路基板ではレベル 5）に相当し、温度サイクル試験が 500 サイクル（従来構造の回路基板では 100 サイクル未満）以上を満足する結果が得られた。

【0023】

浮遊導体層4は、ベース部材2の表裏両面にそれぞれ積層してなる上方浮遊導体層10と下方浮遊導体層11によって形成されている。浮遊導体層4の表面には、樹脂およびソルダーレジストとの密着性を高めるためにケミカル処理（表面粗化）が施されている。

【0024】

上方浮遊導体層10および下方浮遊導体層11は、それぞれが上方配線層7と下方配線層8に層厚方向と直角な方向に所定の間隙を介して広がる空間領域を埋めるように、すなわち上方配線層7と下方配線層8に悪影響を与えない（短絡等が発生しない）程度の僅かな間隙をもって、ベース部材2における積層面のほぼ全体を覆うように絶縁層5内に形成されている。そして、上方浮遊導体層10と上方配線層7および下方浮遊導体層11と下方配線層8は、それぞれが同一平面上に互いに並列して配設されている。

【0025】

絶縁層5は、上方絶縁層5a（ソルダーレジスト等）および下方絶縁層5b（ソルダーマスク等）からなり、それぞれが上方配線層7と下方配線層8の外部露呈部以外の部分を覆い、かつ上方浮遊導体層10と下方浮遊導体層11の全体を覆うようにベース部材2の表裏両面上に積層されている。

【0026】

上方絶縁層5aには外部に開口するワイヤボンディングパッド用開口部12が設けられており、このワイヤボンディングパッド用開口部12の縁部には上方に突出するレジストマスク13が設けられている。

なお、ダイマウントの際に用いられるマウント材としては、Agペーストタイプあるいはテープタイプのものがあるが、Agペーストタイプを用いる場合にはAgペーストの浸み出し（ブリード）による短絡事故の発生を防止する必要から、レジストマスク13を二度塗りによって高くするか、あるいはボンディングパッド部（上方配線層6の外部露呈部）とダイ間距離を十分に大きい寸法に設定する。

下方絶縁層5bには、外部に開口するランド用開口部14が設けられている。

【 0 0 2 7 】

このように構成された回路基板においては、絶縁層 5 a 下方（絶縁層 5 b 上方）に対する水分の浸入を阻止することができるから、配線層 7, 8 の材料として各熱膨張率が互いに異なる層材料を使用してもよく、基板形成時に従来のように特定の層材料を選定する必要がない。

また、本実施形態においては、基板クラックの発生を防止するために、従来のように配線層 3 の層厚を大きい寸法に設定する必要がないから、基板全体の厚さを小さい寸法に設定することができる。

【 0 0 2 8 】

なお、本実施形態においては、上方配線層 7 が幅広の配線パターンによって形成される場合について説明したが、本発明はこれに限定されず、動作スピードにマージンがない高速半導体集積回路に適用する場合には、第二実施形態として図 6 に示すように、高速動作に悪影響を与えないような通常の幅をもつ配線パターンによって上方配線層 6 1 を形成する必要がある。

【 0 0 2 9 】

また、本発明における配線層の配線数、平面形状およびレイアウトについては、第一実施形態に特に限定されず、第三実施形態として図 7 に示すような上方配線層 7 1 としても差し支えない。

【 0 0 3 0 】

次に、本発明の第四実施形態につき、図 8 を用いて説明する。

図 8 は本発明の第四実施形態に係る回路基板を示す断面図で、同図においてベース部材については図 1 と同一の符号を付し、詳細な説明は省略する。

同図において、符号 8 1 で示す回路基板は、ベース部材 2 の上側および下側にそれぞれ上方配線層（図示せず）と第一下方配線層 8 2, 第二下方配線層 8 3 を積層してなる配線三層構造の回路基板によって形成されている。また、回路基板 8 1 には、浮遊導体層 8 4, 第一絶縁層 8 5 および第二絶縁層 8 6 が積層して形成されている。

【 0 0 3 1 】

第一下方配線層 8 2 は、一部が外部に露呈し、ランド部 8 7 に対応して形成さ

れている。

第二下方配線層 8 3 は、第一下方配線層 8 2 および第一絶縁層 8 5 上に第二絶縁層 8 6 を介して、すなわちベース部材 2 と第二絶縁層 8 6 との間に形成されている。

【 0 0 3 2 】

浮遊導体層 8 4 は、第二絶縁層 8 6 内に第二下方配線層 8 3 近傍の空間領域を埋めるように形成されている。浮遊導体層 8 4 と第一下方配線層 8 2 とは、一点鎖線 A で示すように第二絶縁層 8 6 にクラック C（仮想線）が発生し易い（浮遊導体層 8 4 が無い場合）ような位置として、それぞれが同一平面内で重なるような位置に配置されている。

【 0 0 3 3 】

第一絶縁層 8 5 は、ベース部材 2 下方に第二絶縁層 8 6 を介して第一下方配線層 8 2 の一部を覆うように形成されている。

第二絶縁層 8 6 は、ベース部材 2 下方に第二下方配線層 8 3 および浮遊導体層 8 4 を覆うように形成されている。

【 0 0 3 4 】

このように構成された回路基板においては、第二下方配線層 8 3 および浮遊導体層 8 4 によってベース部材 2 における被積層面のほぼ全体が覆われるから、回路基板 8 1 の形成時に従来のように特定の層材料を選定する必要がないことは第一実施形態と同様である。

また、本実施形態においては、浮遊導体層 8 4 によってベース部材 2 と第一絶縁層 8 5 との間における第二絶縁層 8 6 のクラック C（仮想線）発生が抑制されるから、すなわち浮遊導体層 8 4 が第二絶縁層 8 6 のクラックストッパとして機能することになるから、第一実施形態と同様に、基板全体の厚さを小さい寸法に設定することができる。

【 0 0 3 5 】

次に、本発明の第五実施形態につき、図 9 を用いて説明する。

図 9 は本発明の第五実施形態に係る回路基板を示す断面図で、同図においてベース部材については図 1 と同一の符号を付し、詳細な説明は省略する。

同図において、符号 91 で示す回路基板は、配線層 92 およびダイ 93 を有する配線二層構造の回路基板によって形成されている。また、回路基板 91 のベース部材 2 上方には、浮遊導体層 94 および絶縁層 95 が形成されている。

【0036】

配線層 92 は、外部に一部が露呈し、ベース部材 2 上に積層されている。

ダイ 93 は、ベース部材 2 上に配線層 92、浮遊導体層 94 および絶縁層 95 を介して載置されている。

【0037】

浮遊導体層 94 は、絶縁層 95 内に配線層 92 近傍の空間領域を埋めるように形成されている。浮遊導体層 94 とダイ 93 とは、一点鎖線 B で示すように絶縁層 95 にクラック C（仮想線）が発生し易い（浮遊導体層 94 がない場合）ような位置として、それぞれが同一平面内で重なるような位置に配置されている。

絶縁層 95 は、ベース部材 2 とダイ 93 との間に配線層 92 の一部および浮遊導体層 94 の全体を覆うように形成されている。

【0038】

このように構成された回路基板においては、配線層 92 および浮遊導体層 94 によってベース部材 2 における被積層面のほぼ全体が覆われるから、回路基板 91 の形成時に従来のように特定の層材料を選定する必要がないことは第一実施形態および第二実施形態と同様である。

また、本実施形態においては、浮遊導体層 94 によってベース部材 2 とダイ 93 との間における絶縁層 95 のクラック C（仮想線）発生が抑制されるから、第一実施形態および第二実施形態と同様に、基板全体の厚さを小さい寸法に設定することができる。

【0039】

なお、実施形態においては、回路基板の配線層数が二層、三層あるいは四層である場合について言及したが、本発明はこれに限定されず、他の層数であってもよいことは勿論である。

【0040】

【発明の効果】

以上説明したように本発明によれば、ベース部材の絶縁層内に配線層に層厚方向と直角な方向に所定の間隙を介して広がる空間領域を埋めるような浮遊導体層を形成し、この浮遊導体層と配線層とは、それぞれが同一平面上に互いに並列して配置されているので、ベース部材における被積層面のほぼ全体が配線層および浮遊導体層によって覆われる。

【 0 0 4 1 】

したがって、絶縁層の上方・下方に対する水分の浸入を阻止することができるから、基板形成時に従来のように特定の層材料を選定することを必要とせず、コストの低廉化を図ることができる。

また、基板クラックの発生を防止するために、従来のように配線層の層厚を大きい寸法に設定する必要がないから、基板全体の厚さを小さい寸法に設定することができ、近年における小型・薄型化に応じることができる。

【図面の簡単な説明】

【図 1】

本発明の第一実施形態に係る回路基板を示す断面図である。

【図 2】

本発明の第一実施形態に係る回路基板を示す平面図である。

【図 3】

本発明の第一実施形態に係る回路基板を示す底面図である。

【図 4】

本発明の第一実施形態に係る回路基板における配線層と浮遊導体層の形成後の状態を示す平面図である。

【図 5】

本発明の第一実施形態に係る回路基板における配線層と浮遊導体層の形成後の状態を示す底面図である。

【図 6】

本発明の第二実施形態に係る回路基板における配線層と浮遊導体層の形成後の状態を示す平面図である。

【図 7】

本発明の第三実施形態に係る回路基板における配線層と浮遊導体層の形成後の状態を示す平面図である。

【図 8】

本発明の第四実施形態に係る回路基板を示す断面図である。

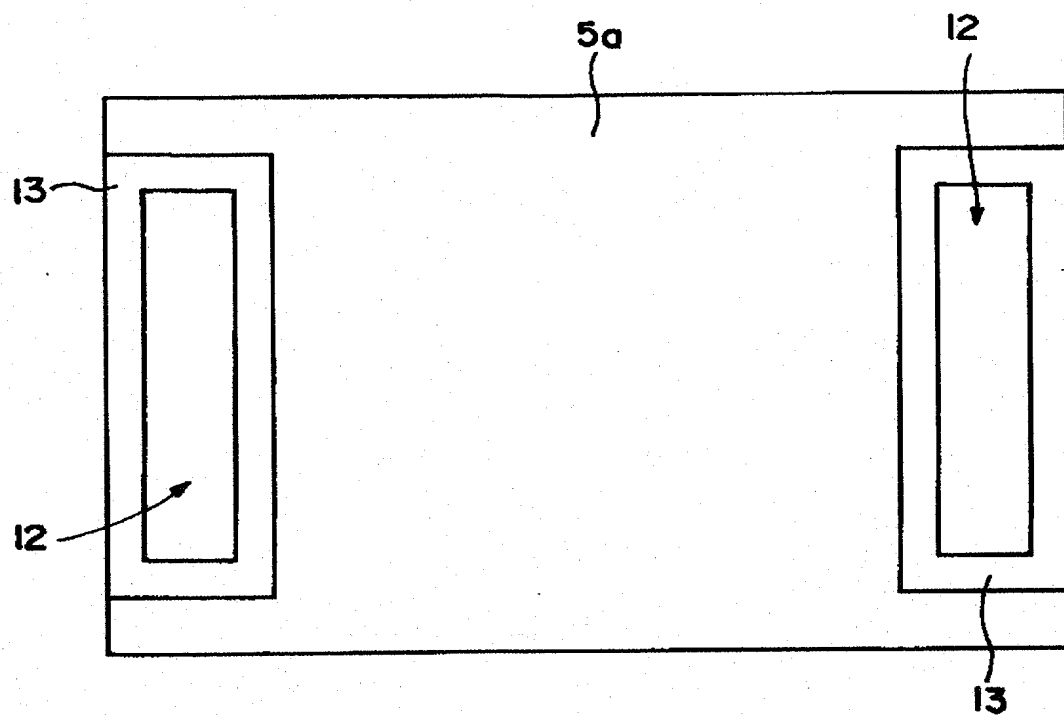
【図 9】

本発明の第五実施形態に係る回路基板を示す断面図である。

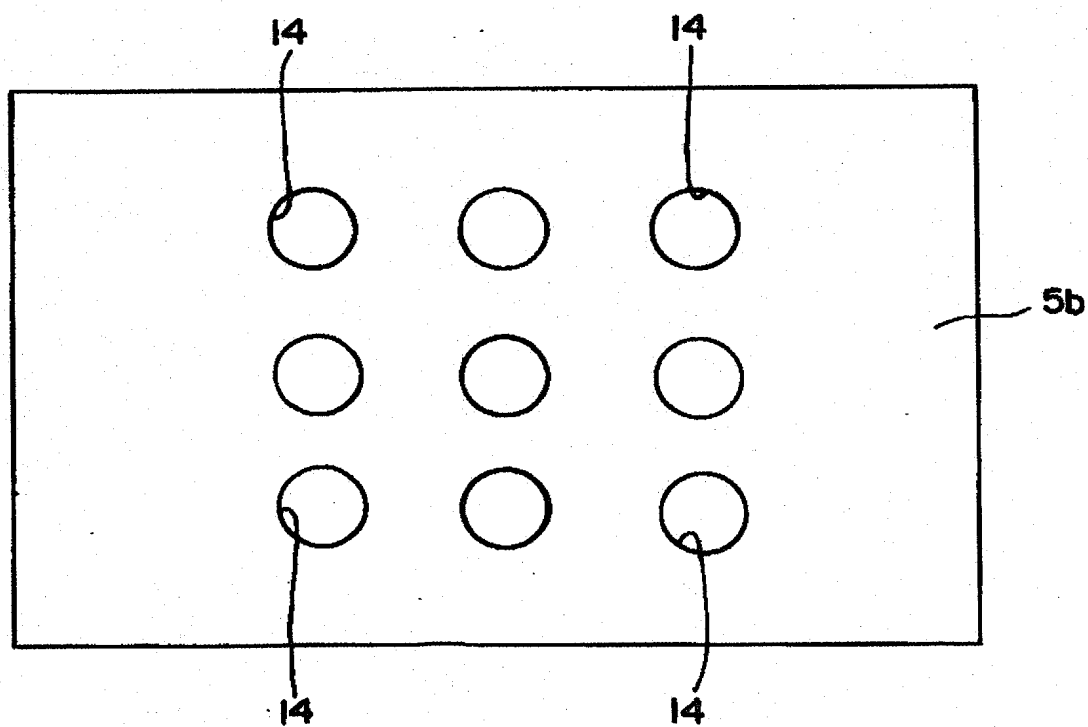
【符号の説明】

- 1 回路基板
- 2 ベース部材
- 2 a 貫通孔
- 3 配線層
- 4 浮遊導体層
- 5, 5 a, 5 b 絶縁層
- 6 スルーホール
- 7 上方配線層
- 8 下方配線層
- 9 ランド部
- 1 0 上方浮遊導体層
- 1 1 下方浮遊導体層
- 1 2 ワイヤボンディングパッド用開口部
- 1 3 レジストマスク
- 1 4 ランド用開口部

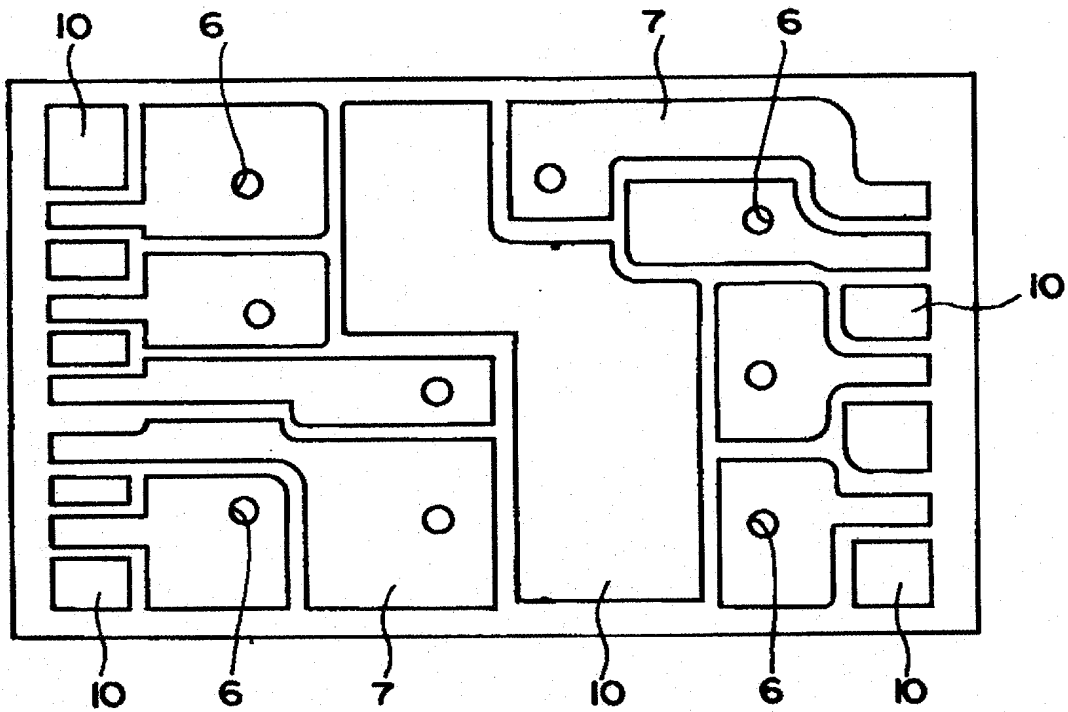
【図2】



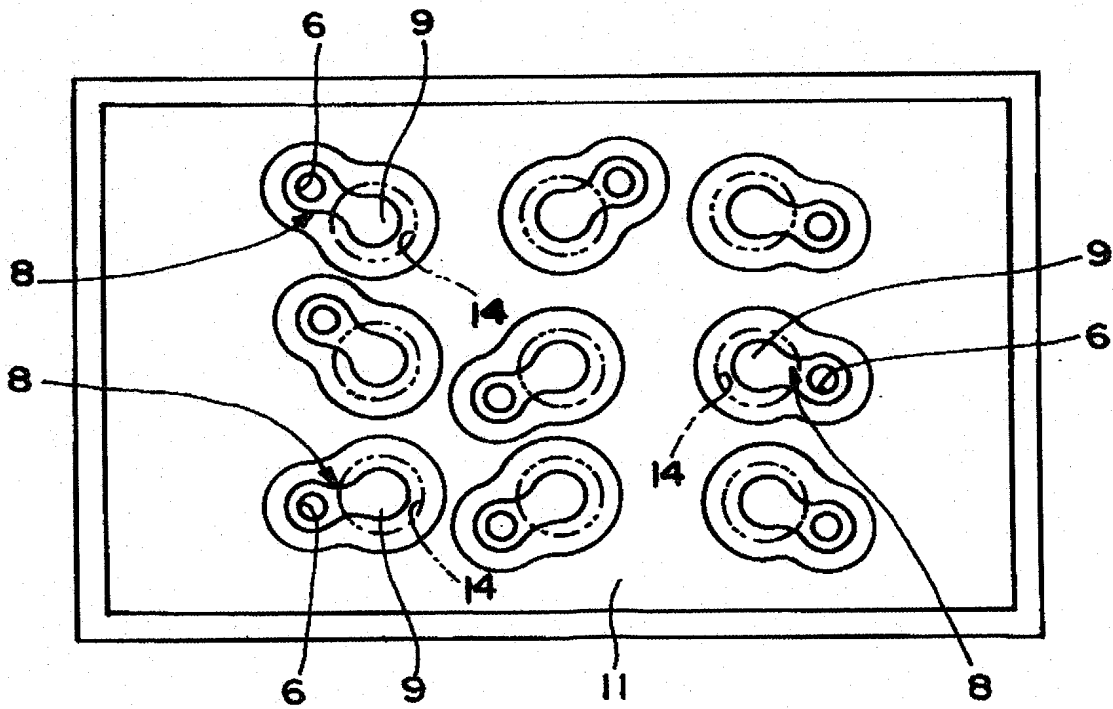
【図3】



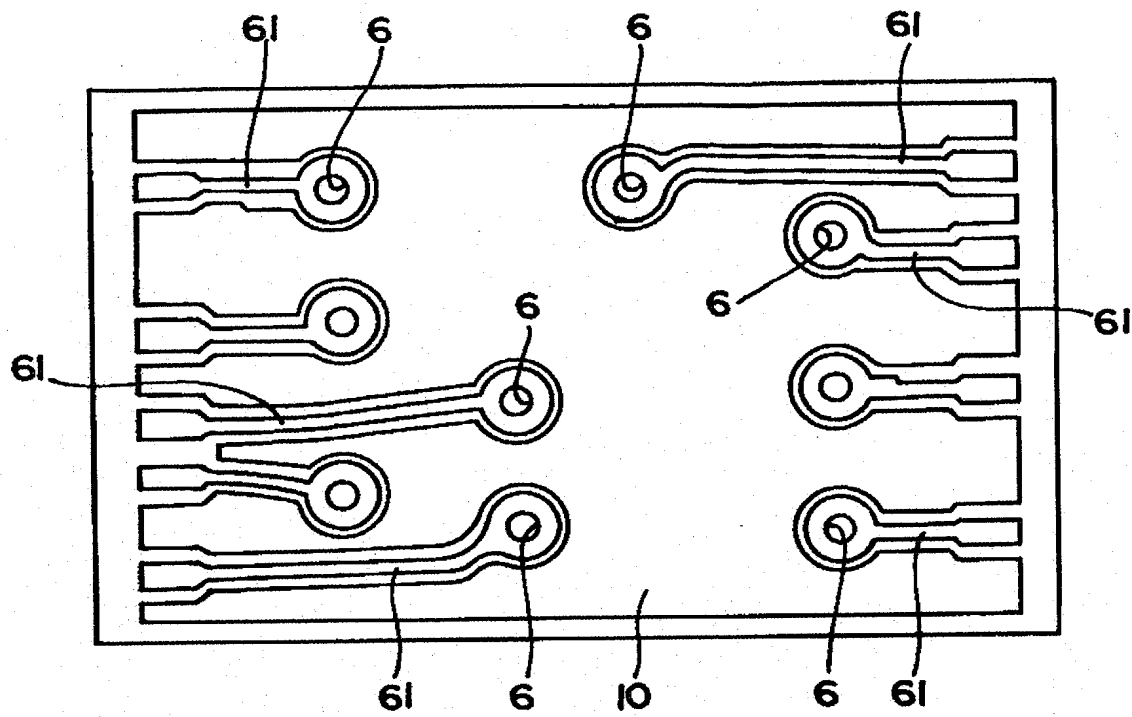
【図4】



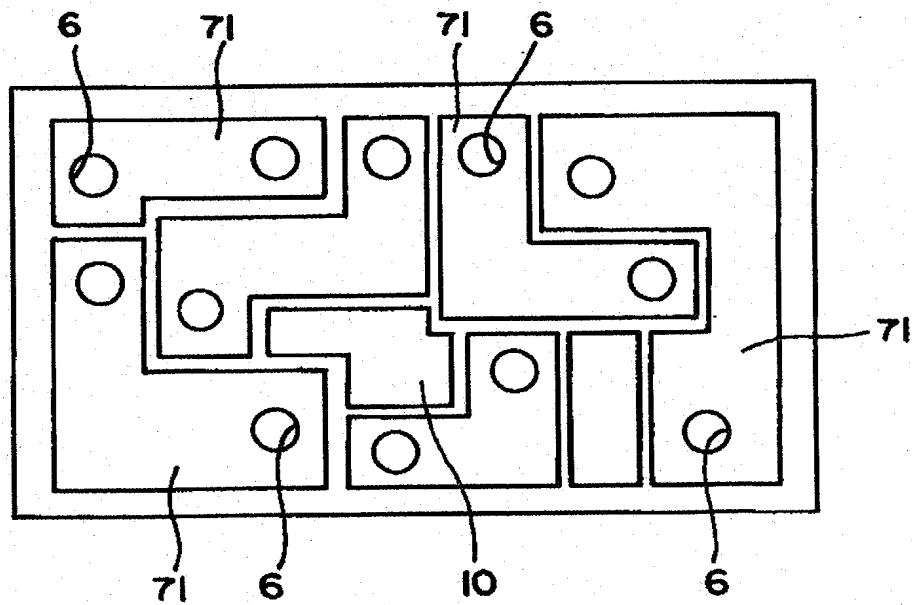
【図5】



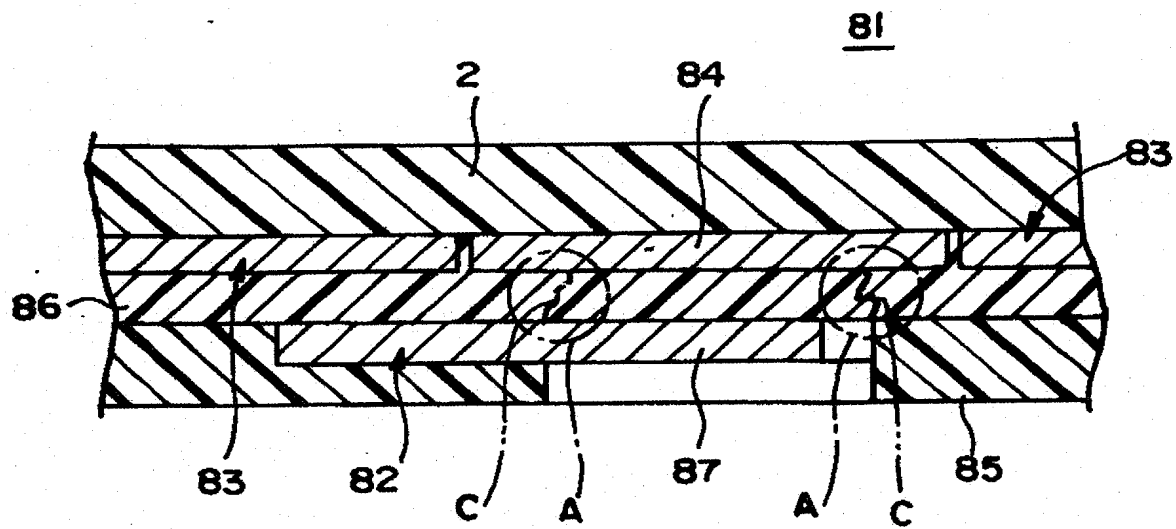
【図6】



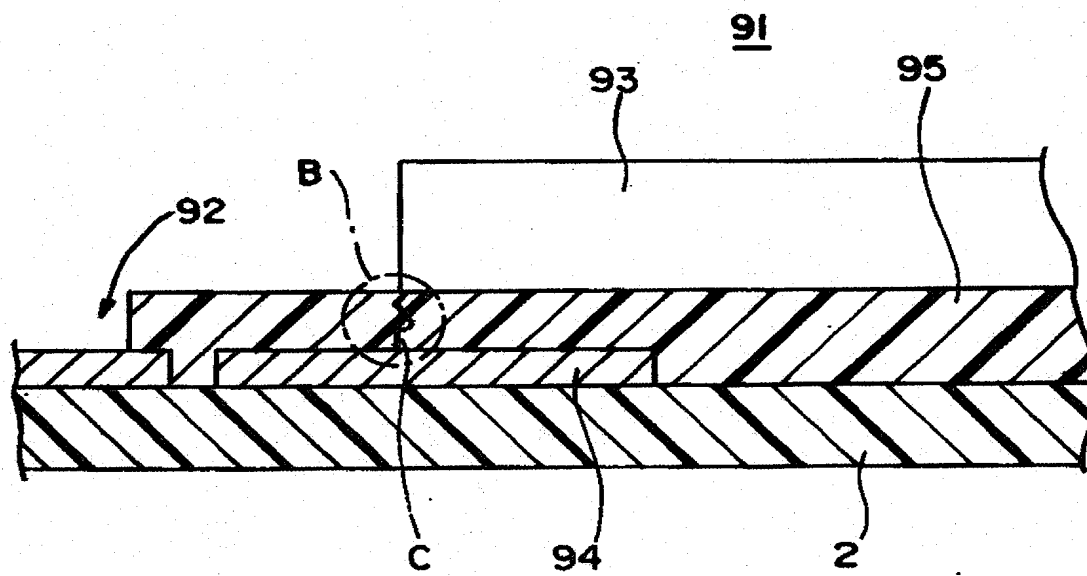
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 コストの低廉化を図ることおよび近年における小型・薄型化に応じることを可能とする。

【解決手段】 外部に一部が露呈する配線層 3 およびこの配線層 3 の外部露呈部以外の部分を覆う絶縁層 5 を有するベース部材 2 を備え、このベース部材 2 の絶縁層 5 内に配線層 3 に層厚方向と直角な方向に所定の間隙を介して広がる空間領域を埋めるような浮遊導体層 4 を形成し、この浮遊導体層 4 と配線層 3 とは、それぞれが同一平面上に互いに並列して配置されている構成としてある。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社